

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-049106

(43)Date of publication of application : 20.02.1998

(51)Int.Cl.

G09G 3/32

G09F 9/33

(21)Application number : 08-206961

(71)Applicant : NAGOYA DENKI KOGYO KK

(22)Date of filing : 06.08.1996

(72)Inventor : OWAKI KOJI

OOTSUKA HISANARI

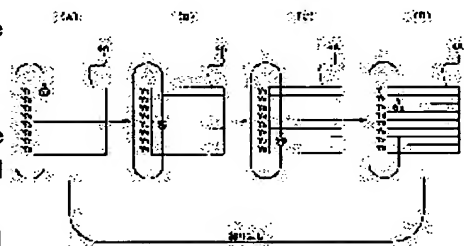
SAWADA SHIYOUSUKE

(54) LIGHTING CONTROL METHOD AND DISPLAY DEVICE USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a lighting control method and a display device constituted of using it by making a figure distortion occurring at a moving time small and inconspicuous to the utmost by contriving a scan order of scan lines.

SOLUTION: This method is the lighting control method for the display device lighting display elements connected to intersected points between the scan lines and signal lines by using a matrix system display device, successively scanning the scan lines Y1-Y8 of the display device and selection driving the optional signal line of the display device synchronized with this scanning, and the scan start top position of the scan lines Y1-Y8 is revised whenever the display data are updated, and the scanning is performed successively toward an upper side or a lower side according to a line order from the scan line of the revised scan start top position.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] While scanning the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive It is the lighting control approach for the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line. The lighting control approach characterized by changing the scan initiation head location of said scan line whenever an indicative data is updated, and scanning in order according to the order of Rhine from the scan line of the this changed scan initiation head location.

[Claim 2] While scanning the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive The display unit in which it is the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line, and said drop was formed, It has the control unit which controls this display unit. At least in said display unit Whenever an indicative data is updated, the scan initiation head location of a scan line is changed. The scan sequence conversion circuit which outputs the conversion address signal scanned in order according to the order of Rhine from the scan line of the changed this scan initiation head location is prepared. The display characterized by scanning the scan line of the drop in a display unit according to the conversion address signal which this scan sequence conversion circuit outputs.

[Claim 3] While scanning the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive The display unit in which it is the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line, and said drop was formed, It has the control unit which carries out lighting control of this display unit. At least in said control unit Whenever an indicative data is updated, the scan initiation head location of a scan line is changed. The scan sequence conversion circuit which outputs the conversion address signal scanned in order according to the order of Rhine from the scan line of the changed this scan initiation head location is prepared. The display characterized by scanning the scan line of the drop in a display unit according to the conversion address signal which this scan sequence conversion circuit outputs.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display constituted using the lighting control approach for the display which used the matrix type drop, and this approach.

[0002]

[Description of the Prior Art] The configuration of the conventional display which used the matrix type drop for drawing 15 and drawing 16 is shown. The block diagram in which drawing 15 shows the configuration of the display unit part of an indicating equipment, and drawing 16 are drawings showing the configuration of the drop in drawing 15. For 1, as for the Rhine decoder and 3, in drawing 15 R> 5, a line counter and 2 are [a shift register with a latch circuit and 4] matrix type drops. As the detail is shown in drawing 16 R> 6, the matrix type drop 4 It has two or more scan line Y1 -Y16 arranged in the shape of [in every direction] a grid, and signal-line X1 -X16. each intersection location -- for example, LED (light emitting diode)51 and 1 - 516 and 16 etc. -- Q which connects a display device In addition, the example of this drawing 16 is considered as the 16x16 dot configuration of one screen using 16 length and LED of 16 width.

[0003] After a line counter 1 counts the clock for line counters sent from a control unit (not shown) and changes it into a 4 bits (= 24) digital count signal, it is sent to the Rhine decoder 2. The Rhine decoder 2 decodes this digital count signal, according to that counted value, makes sequential selection and scans the scan lines Y1-Y16 in a drop 4.

[0004] On the other hand, synchronizing with said selection actuation of scan line Y1 -Y16, the serial input of the indicative data is carried out to the shift register 3 with a latch circuit per one line from the indicative-data store which is not illustrated. The shift register 3 with a latch circuit is latched carrying out the bit shift of this indicative data inputted, and carries out the selection drive of the signal line according to the bit condition ("1" or "0") of each Rhine location. Consequently, a drive current flows to LED in the intersection location of a signal line and a scan line by which the selection drive was carried out, and LED of the location concerned lights up.

[0005] Said display carries out dynamic lighting of the pattern of requests, such as an alphabetic character and a picture, by choosing signal-line X1 -X16 (drawing 16) of arbitration synchronizing with this scan, scanning scan line Y1 -Y16 in order from a top to the bottom to a numerical order, as that scan sequence is shown in drawing 17.

[0006]

[Problem(s) to be Solved by the Invention] By the way, although independent use of said display may be carried out only by one piece, generally it uses two or more displays, and it is the drop 41 of each display, 1-4m, and n. As shown in drawing 18, it arranges to a plane and the display screen of request magnitude is constituted in many cases. Thus, when the big display screen was constituted using two or more displays, there were the following problems in the conventional display.

[0007] In addition, although the trouble of equipment is explained conventionally below, in order to simplify explanation, as the display screen is shown in drawing 19 (A), it is two indicators 41 and 1, 42, and 1. A lighting indication of the pattern P of the shape of a longwise square which carried out hatching and which it should be constituted, and was shown on this display screen shall be given. And the case where this pattern P is moved to the location of drawing 19 (A) to drawing 19 R> 9 (B) is considered.

[0008] When the updating period of Pattern P sets [the period of now, for example, dynamic lighting,] to 60Hz by 300Hz, a pattern will be updated by 5 times of dynamic lighting at 1 time of a rate. Pattern P is moved to the location of drawing 19 (A) to drawing 19 (B) at these 5 times at the time of one renewal

of a pattern.

[0009] the time of migration by this renewal of a pattern -- Pattern P -- two drops 41 and 1, 42, and 1 respectively -- alike -- setting -- scan line Y1 from -- it seems that the migration process of that lighting location is shown in drawing 20 (A) - (F) since it moves while one line is sequentially scanned at a time toward Y16

[0010] Drawing 20 (A) Drops 41 and 1 which attached and showed the arrow head so that clearly, when the migration process of - (F) was seen 42 One Boundary location Y1, i.e., the 1st scan line moved to the beginning, The break by the migration vena contracta will remain in the boundary location of the scan line Y16 moved at the end to the last. For this reason, when Pattern P was continuously moved by said conventional lighting control approach, as shown in drawing 21 , this pattern P that moves was checked by looking so that it might move, after the break has gone into the middle of a pattern, and had the problem that a pattern will be distorted and will be in sight.

[0011] In addition, although the conventional display used by said explanation was the so-called display of 1 / 16 duty formats which make 16 scan line Y1 -Y16 one group, and scanned them in order as shown in drawing 17 In addition, as shown in drawing 22 , 16 scan line Y1 -Y16 are divided into two area 4A and 4B of the upper and lower sides of every eight lines from middle. The so-called display of 1 / 8 duty formats which it scanned one line at a time in order to the concurrency in each area also exists.

[0012] The circuitry of the display of this 1 / 8 duty format is shown in drawing 23 . In order to consider a line counter 1 and the Rhine decoder 2 as a triplet configuration in order to make the display of this 1 / 8 duty format correspond to every eight scan lines divided into two area 4A and 4B, respectively, and to make an indicative data correspond to each of two area 4A and 4B, two shift registers 3A and 3B with a latch circuit are used.

[0013] Whenever it counts the line counter 1 which becomes a triplet configuration eight times, it returns to "000." While the Rhine decoder 2 decodes the digital count signal of the triplet sent from this line counter 1 and scanning the scan lines Y1-Y8 of two area 4A and 4B, and Y9 -Y16 sequentially, respectively, two shift registers 3A and 3B with a latch circuit carry out the selection drive of the signal-line X1 -X16 predetermined according to the indicative data inputted.

[0014] The 1st scan line Y1 (Y9) first moved in case a pattern is moved also in the display of this drawing 23 , and scan line Y8 moved to the last The break by the migration vena contracta remains in a location (Y16) to the last. For this reason, they are two drops 41 and 1 the same with having mentioned above. 42 One When it uses and the display screen is constituted, as shown in drawing 24 , it will be checked by looking so that Pattern P may move, after the break has gone into three places shown by the arrow head, and it will be [a pattern will be distorted and] in sight.

[0015] This invention was made in order to solve the above problems, and it aims at offering the display which constituted graphic form distortion generated at the time of migration using the lighting control approach it was made not conspicuous [approach] as small as possible, and this by devising the scan sequence of a scan line.

[0016]

[Means for Solving the Problem] In order to solve said technical problem, the lighting control approach of this invention according to claim 1 While scanning the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive It is the lighting control approach for the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line. It is characterized by changing the scan initiation head location of said scan line, whenever an indicative data is updated, and scanning in order according to the order of Rhine from the scan line of the this changed scan initiation head location.

[0017] Thus, if constituted, whenever an indicative data is updated, the scan initiation head location of a scan line will change, and a scan will be performed in order toward the bottom or a top according to the order of Rhine from the scan line of this changed scan initiation head location. Since a scan initiation

head location is not fixed, what a break goes into the fixed position in the pattern which moves like the conventional approach, and is in sight is lost, and distortion of a pattern stops for this reason, being almost conspicuous.

[0018] Moreover, while the display of this invention according to claim 2 scans the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive The display unit in which it is the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line, and said drop was formed, It has the control unit which controls this display unit. At least in said display unit Whenever an indicative data is updated, the scan initiation head location of a scan line is changed. The scan sequence conversion circuit which outputs the conversion address signal scanned in order according to the order of Rhine from the scan line of the changed this scan initiation head location is prepared. It is characterized by scanning the scan line of the drop in a display unit according to the conversion address signal which this scan sequence conversion circuit outputs.

[0019] Thus, if constituted, according to the conversion address signal which the scan sequence conversion circuit prepared in the display unit outputs, the scan of the scan line of the indicator in a display unit is performed, and whenever an indicative data is updated, the scan initiation head location of a scan line will change. Therefore, what a break goes into the fixed position in the pattern which moves like the conventional approach by which the scan initiation head location was fixed, and is in sight is lost, and the display excellent in visibility can be obtained. Moreover, since the scan sequence conversion circuit was prepared in the display unit, even if a scan sequence conversion circuit breaks down, the effect stops only at the display unit concerned, and does not have a bad influence on other display units or control units.

[0020] Furthermore, the display of this invention according to claim 3 While scanning the scan line of this drop sequentially using the matrix type drop Synchronizing with this scan, the signal line of the arbitration of a drop by carrying out a selection drive The display unit in which it is the display it was made to turn on the display device connected to the intersection location of a scan line and a signal line, and said drop was formed, It has the control unit which controls this display unit. At least in said control unit Whenever an indicative data is updated, the scan initiation head location of a scan line is changed. The scan sequence conversion circuit which outputs the conversion address signal scanned in order according to the order of Rhine from the scan line of the changed this scan initiation head location is prepared. It is characterized by scanning the scan line of the drop in a display unit according to the conversion address signal which this scan sequence conversion circuit outputs.

[0021] Thus, if constituted, according to the conversion address signal which the scan sequence conversion circuit prepared in the control unit outputs, the scan of the scan line of the indicator in a display unit is performed, and whenever an indicative data is updated, the scan initiation head location of a scan line will change. Therefore, what a break goes into the fixed position in the pattern which moves like the conventional approach by which the scan initiation head location was fixed, and is in sight is lost, and the display excellent in visibility can be obtained. Moreover, since the scan sequence conversion circuit was prepared in the control unit, it can bundle up from a control unit to two or more display units, and a translated-address signal can be given. For this reason, it becomes unnecessary to prepare a scan sequence conversion circuit in each display unit, the configuration of a display can be simplified, and equipment can be miniaturized.

[0022]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. One operation gestalt of the lighting control approach which starts this invention at drawing 1 – drawing 5 is shown. This operation gestalt is an example at the time of applying to the display of 1 / 8 duty formats which were mentioned above, and in order to simplify explanation, it is illustrated only about area 4A of a drop top. What is necessary is to scan similarly to upper area 4A, or to be original with lower area 4B, and just to carry out adjustable control of the scan initiation head

location of a scan line about lower area 4B. In addition, in these drawings, the sign same into a considerable part identically to the conventional example mentioned above was attached and shown.

[0023] As the conventional approach was shown in drawing 17, it is a scan line to the bottom from a top $Y1 \rightarrow Y2 \rightarrow Y3 \rightarrow \dots$ It is a scan initiation head location like $\rightarrow Y16$ $Y1$ It fixes, and it is made to scan in order from a top to the bottom in this invention, although scanned, changing the scan initiation head location of a scan line, whenever an indicative data is updated, as shown in drawing 1.

[0024] That is, as shown in drawing 1 R> 1 (A) at the time of the 1st renewal of a pattern, it is $Y1 \rightarrow Y2 \rightarrow Y3 \rightarrow Y4 \rightarrow Y5 \rightarrow Y6 \rightarrow Y7 \rightarrow Y8$. It scans in the sequence to say. Thus, a scan moves the pattern of each Rhine, as shown in drawing 2 (A) – (I).

[0025] Next, as shown in drawing 1 (B) at the time of the 2nd renewal of a pattern, it is $Y5 \rightarrow Y6 \rightarrow Y7 \rightarrow Y8 \rightarrow Y1 \rightarrow Y2 \rightarrow Y3 \rightarrow Y4$. It scans in the sequence to say. Thus, a scan moves the pattern of each Rhine, as shown in drawing 3 (A) – (I).

[0026] Next, as shown in drawing 1 (C) at the time of the 3rd renewal of a pattern, it is $Y7 \rightarrow Y8 \rightarrow Y1 \rightarrow Y2 \rightarrow Y3 \rightarrow Y4 \rightarrow Y5 \rightarrow Y6$. It scans in the sequence to say. Thus, a scan moves the pattern of each Rhine, as shown in drawing 4 (A) – (I).

[0027] Next, as shown in drawing 1 (D) at the time of the 4th renewal of a pattern, it is $Y3 \rightarrow Y4 \rightarrow Y5 \rightarrow Y6 \rightarrow Y7 \rightarrow Y8 \rightarrow Y1 \rightarrow Y2$. It scans in the sequence to say. Thus, a scan moves the pattern of each Rhine, as shown in drawing 5 (A) – (I).

[0028] Whenever an indicative data will be updated so that clearly if drawing 1 and drawing 2 – drawing 5 are seen, it is scan line $Y1 - Y8$. The scan initiation head location has changed. It is lost that a break goes into the fixed position in the pattern which moves like before, and distortion of a pattern stops for this reason, being almost conspicuous.

[0029] In addition, although said drawing 1 and drawing 2 – drawing 5 showed the case of the indicating equipment of 1 / 8 duty formats, they can consist of similarly cases of the indicating equipment of 1 / 16 duty formats. In this case, what is necessary is just to change the scan initiation head location of a scan line, whenever an indicative data is updated considering 16 scan lines of $Y1 - Y16$ as one group.

[0030] The 1st example of the display constituted with the application of said this invention approach in drawing 6 and drawing 7 is shown. Drawing 6 is the block diagram of the display unit part of an indicating equipment, and drawing 7 is the example of a scan sequence conversion circuit. This 1st example shows an example at the time of applying to the display of 1 / 8 duty formats which were shown in drawing 23.

[0031] In drawing 6, the display unit 10 consists of a line counter 1, the Rhine decoder 2, shift registers 3A and 3B with a latch circuit, a scan sequence conversion circuit 6, and indicative-data storage 7. In addition, illustration was omitted about the drop 4 (drawing 2323). Moreover, the sign same into an equivalent part identically to the conventional equipment of drawing 23 was attached and shown. Although the following explanation explains only shift register 3A, since shift register 3B is also the same actuation, explanation is omitted.

[0032] The point that the display unit 10 of this drawing 6 differs from the conventional thing shown in drawing 23 is a point which inserted the scan sequence conversion circuit 6 between the line counter 1 and the Rhine decoder 2. This scan sequence conversion circuit 6 carries out address translation of the address signal of the triplet outputted from a line counter 1 whenever the indicative data of the indicative-data store 7 is updated a fixed period like drawing 1 (A) – (D), changes the head location of scan initiation, and sends it to the Rhine decoder 2.

[0033] The concrete example of a circuit of said scan sequence conversion circuit 6 is shown in drawing 7. The scan sequence conversion circuit 6 of the example of illustration consists of two bit counters 61 which count a light enabling signal and are outputted as count outputs Q0 and Q1 of 2 bits, the Ex-OR (exclusive OR) gates 62, 63, and 64 for signal reversal, the AND gates 65 and 66, the OR gate 67, and the NOT gate 68. Conversion of the head starting position of scan sequence as shown in drawing 9 later mentioned by it whenever an indicative data is updated by this scan sequence conversion circuit 6 – drawing 12 is performed.

[0034] Next, actuation of said display is explained with reference to drawing 8 – drawing 12 R> 2. In addition, a timing chart of operation, drawing 9 – drawing 12 of drawing 8 are the address translation tables of the scan sequence conversion circuit 6.

[0035] If an indicative data is now inputted from the control unit which is not in illustration, synchronizing with the clock for line counters (drawing 8 (A)), this indicative data will be read one by one in order of that address, and the indicative-data store 7 will update it, as shown in drawing 8 (B). As mentioned above, the period of dynamic lighting is 300Hz, and renewal of this indicative data will be performed to 5 times of dynamic lighting at 1 time of a rate ($n=5$ in drawing 8 (A)), if the updating period of Pattern P makes it 60Hz. And this updated indicative data is read one by one according to the conversion address signal which the scan sequence conversion circuit 6 outputs as is the following, and it indicates by lighting.

[0036] That is, a line counter 1 counts the clock for line counters (drawing 8 (A)) sent from the control unit which omitted illustration, and carries out the sequential output of address signal [of a triplet] (A_2, A_1, A_0) = "000", "001", "010", "011", "100", "101", "110", and "111." The address signal (A_2, A_1, A_0) of this triplet is scan line Y_1 – Y_8 of a drop. It corresponds as follows.

[0037]

$A_2 Y_{30} 1 1 \rightarrow Y_{41} 0 0 \rightarrow Y_{51} 0 1 \rightarrow Y_{61} 1 0 \rightarrow Y_{71} 1 1 \rightarrow Y_8$ [0038] $A_1 A_{00} 0 0 \rightarrow Y_{10} 0 1 \rightarrow Y_{20} 1 0 \rightarrow$ Therefore, when a scan line is scanned by the Rhine decoder 2, using the address signal which this line counter 1 outputs as it is, that scan sequence is always $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$. Although it becomes order In the case of this invention, this address signal (A_2, A_1, A_0) is sent to the scan sequence conversion circuit 6, and address translation is carried out as follows.

[0039] A count of the $N=1$ st light enabling signal (drawing 8 (C)) sets two bit counters 61 of the scan sequence conversion circuit 6 so that the counted value may become $Q_0= "0"$ and $Q_1= "0"$. Therefore, the address signal (A_2, A_1, A_0) which a line counter 1 outputs is changed like drawing 9 in the scan sequence conversion circuit 6.

[0040] That is, A 0-bit signal inputted into the input terminal A_0 of the scan sequence conversion circuit 6 is outputted from output terminal A_0' , without receiving any conversion as it is. Moreover, since output $Q= [1] "0"$ signal of two bit counters 61 is given to one input terminal of Ex and the OR gate 63, this Ex and OR gate 63 act as the mere passage gate, and it is outputted from output terminal A_1' , without A 1-bit signal inputted into the input terminal A_1 also receiving any conversion as it is. Furthermore, since "0" signals are also given to one input terminal of Ex and the OR gate 62 through the OR gate 67, it acts as the mere passage gate, and this Ex and OR gate 62 are also outputted from output terminal A_2' , without A 2-bit signal inputted into the input terminal A_2 also receiving any conversion as it is.

[0041] When the outputs of two bit counters 61 are $Q_0= "0"$ and $Q_1= "0"$, therefore, the address signal after the conversion outputted from the scan sequence conversion circuit 6 As shown in drawing 9 , it is $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$. As it becomes and was shown in drawing 1 (A), it is a scan line Y_1 . A scan is started in an order from a location. Consequently, as shown in drawing 8 (D) from the indicative-data storage 7 at the time of the $N=1$ st renewal of data, it is $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$. In order, an indicative data is read one by one and sent to shift register 3 with latch circuit A.

[0042] On the other hand, the address signal after said conversion is sent also to the Rhine decoder 2. The Rhine decoder 2 follows the address signal after this conversion, and is the scan line of a drop 4 (not shown) $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$ It scans sequentially in order. Therefore, at the time of the $N=1$ st renewal of data to which the output of two bit counters 61 becomes $Q_0= "0"$ and $Q_1= "0"$, the scan sequence of a scan line is $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$. It becomes and a drop is turned on in this sequence.

[0043] As it is the above, after performing $N=1$ st renewal of data, as mentioned above, for example till the following renewal of data, $n=5$ dynamic lightings are performed.

[0044] After said five dynamic lightings are completed, in order to perform $N=2$ nd renewal of data, the

N= 2nd light enabling signal (drawing 8 (C)) is inputted from the control unit which omitted illustration. If this light enabling signal is inputted, two bit counters 61 of the scan sequence conversion circuit 6 will count this, and that output will become Q0= "1" and Q1= "0."

[0045] If the output of two bit counters 61 becomes Q0= "1" and Q1= "0", "1" signal will be given to Ex and the OR gate 62 of the scan sequence conversion circuit 6 through the OR gate 67. For this reason, only A2 bit inputted into A2 terminal is reversed, and is outputted. When the outputs of two bit counters 61 are Q0= "1" and Q1= "0", therefore, the address signal after the conversion outputted from the scan sequence conversion circuit 6 As shown in drawing 10 , it is Y5 →Y6 →Y7 →Y8 →Y1 →Y2 →Y3 →Y4. As it becomes and was shown in drawing 1 (B), it is a scan line Y5. A scan is started from a location. Consequently, as shown in drawing 8 (E) from the indicative-data storage 7 at the time of the N= 2nd renewal of data, it is Y5 →Y6 →Y7 →Y8 →Y1 →Y2 →Y3 →Y4. In order, an indicative data is read one by one and sent to shift register 3with latch circuit A.

[0046] On the other hand, the Rhine decoder 2 follows the address signal after said conversion, and is the scan line of a drop Y5 →Y6 →Y7 →Y8 →Y1 →Y2 →Y3 →Y4 It scans sequentially in order. Therefore, at the time of the N= 2nd renewal of data to which the output of two bit counters 61 becomes Q0= "1" and Q1= "0", the scan sequence of a scan line is Y5 →Y6 →Y7 →Y8 →Y1 →Y2 Y3 →Y4. It becomes and a drop is turned on in this sequence.

[0047] After five dynamic lightings are performed till the following renewal of data after performing N= 2nd renewal of data as it is the above, and five dynamic lightings are completed, the N= 3rd light enabling signal is outputted from the control unit which omitted illustration for the N= 3rd renewal of data. If this light enabling signal is outputted, two bit counters 61 of the scan sequence conversion circuit 6 will count this, and that output will become Q0= "0" and Q1= "1."

[0048] When the output of two bit counters 61 becomes Q0= "0" and Q1= "1", the address signal after the conversion outputted from the scan sequence conversion circuit 6 is Y7 →Y8 →Y1 →Y2 →Y3 →Y4 →Y5 →Y6, as shown in drawing 11 . As it becomes and was shown in drawing 1 (C), it is a scan line Y7. A scan is started from a location. Consequently, as shown in drawing 8 (F) from the indicative-data storage 7 at the time of the N= 3rd renewal of data, it is Y7 →Y8 →Y1 →Y2 →Y3 →Y4 →Y5 →Y6. In order, an indicative data is read one by one and sent to shift register 3with latch circuit A.

[0049] On the other hand, the Rhine decoder 2 follows the address signal after said conversion, and is the scan line of a drop Y7 →Y8 →Y1 →Y2 →Y3 →Y4 →Y5 →Y6 It scans sequentially in order. Therefore, at the time of the N= 3rd renewal of data to which the output of two bit counters 61 becomes Q0= "0" and Q1= "1", the scan sequence of a scan line is Y7 →Y8 →Y1 →Y2 →Y3 →Y4 →Y5 →Y6. It becomes and a drop is turned on in this sequence.

[0050] As it is the above, after performing N= 3rd renewal of data, five dynamic lightings are performed till the following renewal of data. Termination of five dynamic lightings outputs the N= 4th light enabling signal from the control unit which omitted illustration for the N= 4th renewal of data. If this light enabling signal is outputted, two bit counters 61 of the scan sequence conversion circuit 6 will count this, and that output will become Q0= "1" and Q1= "1."

[0051] When the output of two bit counters 61 becomes Q0= "1" and Q1= "1", the address signal after the conversion outputted from the scan sequence conversion circuit 6 is Y3 →Y4 →Y5 →Y6 →Y7 →Y8 →Y1 →Y2, as shown in drawing 12 . As it becomes and was shown in drawing 1 (D), it is a scan line Y3. A scan is started from a location. Consequently, as shown in drawing 8 (G) from the indicative-data storage 7 at the time of the N= 4th renewal of data, it is Y3 →Y4 →Y5 →Y6 →Y7 →Y8 →Y1 →Y2. In order, an indicative data is read one by one and sent to shift register 3with latch circuit A.

[0052] On the other hand, the Rhine decoder 2 follows the address signal after said conversion, and is the scan line of a drop Y3 →Y4 →Y5 →Y6 →Y7 →Y8 →Y1 →Y2 It scans sequentially in order. Therefore, at the time of the N= 4th renewal of data to which the output of two bit counters 61 becomes Q0= "1" and Q1= "1", the scan sequence of a scan line is Y3 →Y4 →Y5 →Y6 →Y7 →Y8 →Y1 →Y2. It becomes and a drop is turned on in this sequence.

[0053] After performing N= 4th renewal of data as mentioned above, five dynamic lightings are performed till the following renewal of data. And termination of five dynamic lightings outputs the N= 1st light enabling signal again from the control unit which serves as the N= 1st renewal of an indicative data again, and is not in illustration. If this light enabling signal is outputted, two bit counters 61 of the scan sequence conversion circuit 6 count this, and that output will become Q0= "0" and Q1= "0", and will return to an initial state. Therefore, the address translation of the scan sequence conversion circuit 6 repeats the lighting actuation mentioned above in the above mentioned conversion condition of drawing 9 return and henceforth.

[0054] As mentioned above, whenever the scan sequence of the pattern P which is displayed on the drop which omitted illustration in the case of the display of drawing 6 becomes a thing as shown in drawing 1 R> 1 and drawing 2 - drawing 5 and an indicative data is updated, the scan initiation head location of a scan line changes, and a scan is performed in an order from the scan line of this unusual scan initiation head location. What a break goes into the fixed position in the pattern which moves, and is in sight is lost, and distortion of a pattern stops for this reason, being almost conspicuous.

[0055] In addition, although the circuit was constituted from an example of said drawing 6 using one indicative-data storage 7 When one indicative-data storage is used It reads with the order of writing of an indicative data like [at the time of the N= 1st renewal of data], and is Y1 ->Y2 ->Y3 ->Y4 ->Y5 ->Y6 ->Y7 ->Y8 with the same order. Although it is satisfactory at all at the time for example, the time of the N= 2nd renewal of an indicative data -- like -- the order of writing of an indicative data -- Y1 ->Y2 ->Y3 ->Y4 ->Y5 ->Y6 ->Y7 ->Y8 it is -- the order of read-out -- Y5 ->Y6 ->Y7 ->Y8 ->Y1 ->Y2 ->Y3 ->Y4 as, when it differs Y5 -Y8 ***** -- since the indicative data is not yet updated -- Y1 An old indicative data is read and displayed until it arrives at a read-out timing location. For this reason, a lighting indication only of the count with all the same indicative datas will not be given at homogeneity. In order to realize a display smaller than that of an image distortion, only the count with all the same indicative datas of being indicated by lighting is desirable to homogeneity.

[0056] What is necessary is just to write the following updating data in near indicative-data store 7B of another side, when two indicative-data stores 7A and 7B are formed in juxtaposition, for example, the last indicative data for eight lines is read from one indicative-data store 7A, as shown in drawing 13 in order to avoid such a problem. By doing in this way, it can indicate by lighting by the indicative data new about all Rhine from the time of the 1st data read-out. In addition, a switch of this indicative-data storage 7A and 7B can be easily performed by giving a light enabling signal alternatively from the control unit which is not in illustration.

[0057] The 2nd example of the display constituted with the application of this invention approach in drawing 14 is shown. This 2nd example forms the scan sequence conversion circuit 6 mentioned above in a control unit 20 side. Thus, when constituted, each which is prepared according to a screen configuration can receive display unit 10, it can bundle up from one control unit 20, a conversion address signal can be sent out, and it is **. For this reason, since it becomes unnecessary to form the scan sequence conversion circuit 6 in each display unit 10, the configuration of the whole equipment becomes easy. In addition, the same sign was attached and shown in the same part as drawing 6 .

[0058] In drawing 14 , 10 is a display unit and 20 is a control unit. The display unit 10 consists of the Rhine decoder 2, shift registers 3A and 3B with a latch circuit, data storage 7, and a drop 4 that omitted illustration. In addition, although the following explanation explains only shift register 3A, since shift register 3B is also the same actuation, explanation is omitted.

[0059] The control unit 20 consists of the line counter 21 for indicative-data control, a line counter 22 for lighting, scan sequence conversion circuits 6A and 6B, and indicative-data storage 23. The line counter 21 for indicative-data control and the line counter 22 for lighting are circuits which count the clock for line counters, respectively and are outputted as an address signal of a triplet. The scan sequence conversion circuits 6A and 6B become circuitry of drawing 7 mentioned above, respectively, and carry out address translation of the address signal of the triplet which the line counter 21 for

indicative-data control and the line counter 22 for lighting output like drawing 9 – drawing 12 , respectively. The indicative-data store 23 is an image memory which stores an indicative data and is transmitted to the indicative-data store 7 of the display unit 10.

[0060] Next, actuation of said display is explained. The line counter 21 for indicative datas and the line counter 22 for lighting in a control unit 20 count the clock given from the clock generation circuit which is not illustrated, and output it as an address signal of a triplet, respectively. The address signal which the line counter 21 for indicative datas outputs is inputted into scan sequence conversion circuit 6A, and carries out address translation of the inputted address signal like drawing 9 – drawing 12 according to the value of the outputs Q0 and Q1 of two bit counters 61 (drawing 7) in scan sequence conversion circuit 6A.

[0061] A translated-address signal is sent to the indicative-data storage 23 by scan sequence conversion circuit 6A. The indicative-data store 23 carries out sequential storing at the address position specified by the address signal after changing each indicative data inputted in order of a scan line. Therefore, the indicative data of each scan line is stored in the indicative-data store 23 in order of the address whenever the indicative data was updated, as shown in drawing 9 – drawing 12 . The indicative data stored in this indicative-data store 23 is transmitted to the indicative-data store 7 by the side of the display unit 10 in the state of storing as it is by which address translation was carried out, and is memorized.

[0062] The address signal of the triplet by which address translation is not carried out from the line counter 22 for lighting of a control unit 20 is given to the indicative-data storage 7 by the side of the display unit 10. Therefore, the indicative data stored in the indicative-data store 7 is read sequentially from a top according to this address signal that is not changed. Therefore, the indicative data read from the indicative-data store 7 will be outputted in sequence after the address translation shown in drawing 9 – drawing 12 according to the count N of renewal of data. This read indicative data is sent out to shift register 3 with latch circuit A.

[0063] On the other hand, the address signal of the triplet which said line counter 22 for lighting outputs is also given to scan sequence conversion circuit 6B. According to the value of the outputs Q0 and Q1 of two internal bit counters 61 (drawing 7), scan sequence conversion circuit 6B carries out address translation of this address signal to input like drawing 9 – drawing 12 R> 2, and sends it to the Rhine decoder 2 of the display unit 10.

[0064] The Rhine decoder 2 decodes the address signal after this conversion, and scans the scan line corresponding to the address signal after conversion sequentially. As are mentioned above and it is shown in drawing 8 (D) at the time of renewal of the N= 1st indicative data since the address signal after conversion becomes like drawing 9 – drawing 12 , it is Y1 →Y2 →Y3 →Y4 →Y5 →Y6 →Y7 →Y8. It is scanned in order. Moreover, as shown in drawing 8 (E) at the time of renewal of the N= 2nd indicative data, it is Y5 →Y6 →Y7 →Y8 →Y1 →Y2 →Y3 →Y4. It is scanned in order. Moreover, as shown in drawing 8 (F) at the time of renewal of the N= 3rd indicative data, it is Y7 →Y8 →Y1 →Y2 →Y3 →Y4 →Y5 →Y6. It is scanned in order. Moreover, as shown in drawing 8 (G) at the time of renewal of the N= 4th indicative data, it is Y3 →Y4 →Y5 →Y6 →Y7 →Y8 →Y1 →Y2. It is scanned in order.

[0065] Therefore, whenever the scan sequence of Pattern P of being displayed on the drop which omitted illustration also in the display of drawing 6 becomes a thing as shown in drawing 1 R> 1 and drawing 2 – drawing 5 and an indicative data is updated, the scan initiation head location of a scan line changes, and a scan is performed in an order from the scan line of this changed scan initiation head location. What a break goes into the fixed position in the pattern which moves, and is in sight is lost, and distortion of a pattern stops for this reason, being almost conspicuous.

[0066] In addition, said example can also be constituted by software using CPU and memory, although hardware circuitry as shows the scan sequence conversion circuit 6 (6A, 6B) to drawing 7 constituted. Namely, each table which consists of an address signal (A2, A1, A0) shown in drawing 9 – drawing 12 and a conversion address signal (A2', A1', and A0 -- ') is stored in memory. with the value of the counted

value Q0 and Q1 of two bit counters 61 what is necessary is to access the table which corresponds by the address signal (A2, A1, A0), and just to read the conversion address signal (A2', A1', and A0 -- ') of the corresponding address position

[0067] Moreover, although it was made to scan in order toward the bottom from the scan line of a scan initiation head location (refer to drawing 1), you may constitute from said example so that it may scan in order toward the top from the scan line of a scan initiation head location. this -- realizing -- for -- for example, -- drawing 7 -- having been shown -- a scan -- sequence -- a conversion circuit -- six -- it can set -- each -- an output terminal -- A -- two -- ' -- A -- one -- ' -- A -- zero -- ' -- respectively -- alike -- a signal -- reversal -- ** -- the NOT gate -- connecting -- each -- an output terminal -- A -- two -- ' -- A -- one -- ' -- A -- zero -- ' -- from -- outputting -- having -- " -- one -- " -- " -- zero -- " -- a bit -- a signal -- reversed -- ****ing .

[0068] Moreover, although said example showed the case where a drop 4 was constituted from LED, it is not limited to this and for example, a liquid crystal display component (LCD), a plasma display component (PD), an electric bulb, etc. can be used, in addition it is applicable if it is the display device which can be arranged in the shape of a matrix.

[0069]

[Effect of the Invention] As explained above, since invention according to claim 1 changes the scan initiation head location of said scan line whenever an indicative data is updated, and it scanned it in order toward a top or the bottom according to the order of Rhine from the scan line of the this changed scan initiation head location, it is lost that the lighting initiation head location of a scan line is fixed of it. What a break goes into the fixed position in the pattern which moves like the conventional approach that the scan initiation head location was fixed, and is in sight is lost, and distortion of a pattern stops for this reason, being almost conspicuous.

[0070] Moreover, since invention according to claim 2 prepared the scan sequence conversion circuit which outputs the conversion address signal which changes the scan initiation head location of a scan line whenever an indicative data is updated, and is scanned in order toward a top or the bottom according to the order of Rhine from the scan line of the this changed scan initiation head location in the display unit, whenever an indicative data is updated, it changes the scan initiation head location of a scan line. For this reason, what a break goes into the fixed position in the pattern which moves like the conventional approach by which the scan initiation head location was fixed, and is in sight is lost, and the display excellent in visibility can be offered. Moreover, since the scan sequence conversion circuit was prepared in the display unit, even if a scan sequence conversion circuit breaks down, the effect stops only at the display unit concerned, and does not have a bad influence on other display units or control units.

[0071] Furthermore, since the scan sequence conversion circuit which outputs the conversion address signal which changes the scan initiation head location of a scan line whenever an indicative data is updated, and is scanned in order toward a top or the bottom according to the order of Rhine from the scan line of the this changed scan initiation head location prepared in the control unit when based on invention according to claim 3, whenever an indicative data is updated, the scan initiation head location of a scan line changes. For this reason, what a break goes into the fixed position in the pattern which moves like the conventional approach by which the scan initiation head location was fixed, and is in sight is lost, and it can ** offering the display excellent in visibility. Moreover, since the scan sequence conversion circuit was prepared in the control unit, it can bundle up from a control unit to two or more display units, and a translated-address signal can be sent out. For this reason, it becomes unnecessary to prepare a scan sequence conversion circuit in each display unit, the configuration of a display can be simplified, and the miniaturization of equipment can be attained.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the principle explanatory view of 1 operation gestalt of the lighting control approach concerning this invention.

[Drawing 2] It is the explanatory view of the migration process of the indicator-chart shank at the time of the 1st renewal of data.

[Drawing 3] It is the explanatory view of the migration process of the indicator-chart shank at the time of the 2nd renewal of data.

[Drawing 4] It is the explanatory view of the migration process of the indicator-chart shank at the time of the 3rd renewal of data.

[Drawing 5] It is the explanatory view of the migration process of the indicator-chart shank at the time of the 4th renewal of data.

[Drawing 6] It is the block diagram showing the 1st example of the indicating equipment constituted with the application of this invention approach.

[Drawing 7] It is drawing showing the concrete example of a circuit of a scan sequence conversion circuit.

[Drawing 8] It is the timing chart of actuation of said indicating equipment.

[Drawing 9] It is drawing showing the address translation condition at the time of the 1st renewal of data.

[Drawing 10] It is drawing showing the address translation condition at the time of the 2nd renewal of data.

[Drawing 11] It is drawing showing the address translation condition at the time of the 3rd renewal of data.

[Drawing 12] It is drawing showing the address translation condition at the time of the 4th renewal of data.

[Drawing 13] It is the block diagram of the indicative-data store part at the time of using two indicative-data stores.

[Drawing 14] It is the block diagram showing the 2nd example of the indicating equipment constituted with the application of this invention approach.

[Drawing 15] It is the block diagram showing the 1st example of the conventional indicating equipment.

[Drawing 16] It is the concrete block diagram of the drop in drawing 15.

[Drawing 17] It is drawing showing the scan sequence of the scan line in the conventional equipment of drawing 15.

[Drawing 18] It is drawing of the display screen which put in order and constituted the drop in the plane.

[Drawing 19] It is drawing showing the example of the pattern which displayed the drop on the screen of two upper and lower sides.

[Drawing 20] It is the explanatory view of the migration process of the indicator-chart shank in the drop of drawing 19.

[Drawing 21] It is the check-by-looking Fig. of the pattern at the time of moving by the conventional lighting control approach.

[Drawing 22] It is drawing showing the example of other scan sequence in the former.

[Drawing 23] It is the block diagram of the indicating equipment constituted by the scan sequence of drawing 22 .

[Drawing 24] It is the check-by-looking Fig. of the pattern at the time of moving by the scan sequence of drawing 22 .

[Description of Notations]

1 Line Counter

2 Rhine Decoder

3A A shift register with a latch circuit

3B A shift register with a latch circuit

4 Drop

4A The 1st area

4B The 2nd area

6, 6A, 6B Scan sequence conversion circuit

7, 7A, 7B Indicative-data storage

10 Display Unit

20 Control Unit

21 Line Counter for Indicative-Data Control

22 Line Counter for Lighting

23 Indicative-Data Storage

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-49106

(43) 公開日 平成10年(1998) 2月20日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/32		4237-5H	G 0 9 G 3/32	
G 0 9 F 9/33			G 0 9 F 9/33	M

審査請求 未請求 請求項の数 3 O L (全 15 頁)

(21) 出願番号 特願平8-206961

(22) 出願日 平成 8 年(1996) 8 月 6 日

(71) 出願人 000243881
名古屋電機工業株式会社
愛知県名古屋市中川区横堀町 1 丁目36番地

(72) 発明者 大脇 興二
愛知県海部郡美和町大字篠田字面徳29- 1
名古屋電機工業株式会社美和工場内

(72) 発明者 大塚 久就
愛知県海部郡美和町大字篠田字面徳29- 1
名古屋電機工業株式会社美和工場内

(72) 発明者 澤田 祥資
愛知県海部郡美和町大字篠田字面徳29- 1
名古屋電機工業株式会社美和工場内

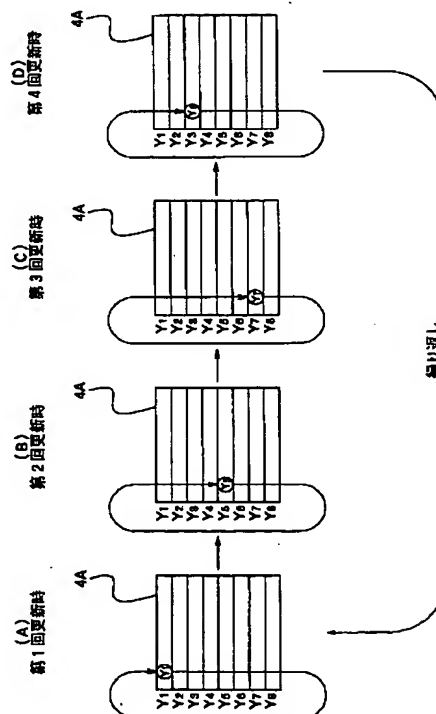
(74) 代理人 弁理士 橋 哲男

(54) 【発明の名称】 点灯制御方法およびこれを用いた表示装置

(57) 【要約】

【課題】 走査ラインの走査順序を工夫することにより、移動時に発生する図形歪みを可能な限り小さく目立たないようにした点灯制御方法と、これを用いて構成した表示装置を提供すること。

【解決手段】 マトリックス式表示器を用い、該表示器の走査ラインY₁ ~ Y₈を順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置のための点灯制御方法であって、表示データが更新される度に、前記走査ラインY₁ ~ Y₈の走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って上側または下側に向かって順番に走査していくようにする。



(2)

1

【特許請求の範囲】

【請求項1】 マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置のための点灯制御方法であって、

表示データが更新される度に、前記走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していくことを特徴とする点灯制御方法。

【請求項2】 マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置であって、前記表示器が設けられた表示ユニットと、該表示ユニットを制御する制御ユニットとを備え、

少なくとも前記表示ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していく変換アドレス信号を出力する走査順序変換回路を設け、

該走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査を行うことを特徴とする表示装置。

【請求項3】 マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置であって、前記表示器が設けられた表示ユニットと、該表示ユニットを点灯制御する制御ユニットとを備え、

少なくとも前記制御ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していく変換アドレス信号を出力する走査順序変換回路を設け、

該走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査を行うことを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マトリックス式表示器を用いた表示装置のための点灯制御方法と、この方法を用いて構成した表示装置に関する。

【0002】

【従来の技術】図15および図16に、マトリックス式表示器を用いた従来の表示装置の構成を示す。図15は表示装置の表示ユニット部分の構成を示すブロック図、

2

図16は図15中の表示器の構成を示す図である。図15において、1はラインカウンタ、2はラインデコーダ、3はラッチ回路付きシフトレジスタ、4はマトリックス式表示器である。マトリックス式表示器4は、図16にその詳細を示すように、縦横の格子状に配置された複数本の走査ライン $Y_1 \sim Y_{16}$ と信号ライン $X_1 \sim X_{16}$ とを備え、それぞれの交点位置に、例えばLED（発光ダイオード）5_{1,1} \sim 5_{16,16}}などの表示素子を接続したものである。なお、この図16の例は、縦16個、横16個のLEDを用い、1画面16×16ドット構成としている。

【0003】ラインカウンタ1は、制御ユニット（図示せず）から送られてくるラインカウンタ用クロックをカウントし、4ビット（ $=2^4$ ）のデジタルカウント信号に変換した後、ラインデコーダ2に送る。ラインデコーダ2は、このデジタルカウント信号をデコードし、そのカウント値に従って表示器4中の走査ライン $Y_1 \sim Y_{16}$ を順次選択し、走査していく。

【0004】一方、ラッチ回路付きシフトレジスタ3には、前記走査ライン $Y_1 \sim Y_{16}$ の選択動作に同期して、図示しない表示データ記憶装置から表示データが1ライン単位でシリアル入力される。ラッチ回路付きシフトレジスタ3は、この入力される表示データをビットシフトしながらラッチし、各ライン位置のビット状態（“1”または“0”）に応じて信号ラインを選択駆動する。この結果、選択駆動された信号ラインと走査ラインの交点位置にあるLEDに駆動電流が流れ、当該位置のLEDが点灯するものである。

【0005】前記表示装置は、図17にその走査順序を示すように、走査ライン $Y_1 \sim Y_{16}$ を番号順に上から下へ順に走査しながら、この走査に同期して任意の信号ライン $X_1 \sim X_{16}$ （図16）を選択してやることにより、文字や絵などの所望の図柄をダイナミック点灯するものである。

【0006】

【発明が解決しようとする課題】ところで、前記表示装置は1個だけで単独使用する場合もあるが、一般的には複数個の表示装置を用い、各表示装置の表示器4_{1,1} \sim 4_{m,n}}を図18に示すように平面状に並べて所望大きさの表示画面を構成する場合が多い。このように複数個の表示装置を用いて大きな表示画面を構成する場合、従来の表示装置では次のような問題があった。

【0007】なお、以下に従来装置の問題点について説明するが、説明を簡単とするために、表示画面は図19（A）に示すように2個の表示器4_{1,1}}、4_{2,1}で構成されているものとし、この表示画面上にハッチングして示した縦長の四角形状の図柄Pが点灯表示されているものとする。そして、この図柄Pを図19（A）から図19（B）の位置へ移動させる場合について考える。

【0008】いま、例えば、ダイナミック点灯の周期が

(3)

3

300Hzで、図柄Pの更新周期が60Hzとすると、ダイナミック点灯の5回に1回の割合で図柄が更新されることになる。この5回に1回の図柄の更新時に、図柄Pは図19(A)から図19(B)の位置へ移動される。

【0009】この図柄更新による移動時に、図柄Pは2個の表示器4_{1,1}、4_{2,1}のそれぞれにおいて、走査ラインY₁からY₁₆に向かって1ラインずつ順次走査されながら移動していくので、その点灯位置の移動過程は図20(A)～(F)に示すようなものとなる。

【0010】図20(A)～(F)の移動過程を見ると明らかなように、矢印を付して示した表示器4_{1,1}と4_{2,1}の境界位置、すなわち、最初に移動される第1番目の走査ラインY₁と、最後に移動される走査ラインY₁₆の境界位置に、移動くびれによる切れ目が最後まで残ってしまう。このため、前記従来の点灯制御方法で図柄Pを連続的に移動していった場合、この移動していく図柄Pは、図21に示すように、図柄の真ん中に切れ目が入った状態で移動していくように視認され、図柄が歪んで見えてしまうという問題があった。

【0011】なお、前記説明で用いた従来の表示装置は、図17に示したように、16本の走査ラインY₁～Y₁₆を1グループとして順に走査するようにした、いわゆる1/16デューティ形式の表示装置であったが、この他に、図22に示すように、16本の走査ラインY₁～Y₁₆を真ん中から上下8ラインずつの2つのエリア4A、4Bに分け、それぞれのエリアにおいて同時並行に、1ラインずつ順に走査するようにした、いわゆる1/8デューティ形式の表示装置も存在する。

【0012】図23に、この1/8デューティ形式の表示装置の回路構成を示す。この1/8デューティ形式の表示装置は、2つのエリア4A、4Bに分割された8本ずつの走査ラインにそれぞれ対応させるために、ラインカウンタ1とラインデコーダ2は3ビット構成とされ、また、2つのエリア4A、4Bのそれぞれに表示データを対応させるために、2つのラッチ回路付きシフトレジスタ3A、3Bを用いている。

【0013】3ビット構成になるラインカウンタ1は、8カウントする毎に“000”に戻る。ラインデコーダ2は、このラインカウンタ1から送られてくる3ビットのデジタルカウント信号をデコードし、2つのエリア4A、4Bの走査ラインY₁～Y₈、Y₉～Y₁₆をそれぞれ順次走査していくとともに、2つのラッチ回路付きシフトレジスタ3A、3Bは入力される表示データに従って所定の信号ラインX₁～X₁₆を選択駆動するものである。

【0014】この図23の表示装置の場合も、図柄を移動する際に、最初に移動される第1番目の走査ラインY₁(Y₉)と、最後に移動される走査ラインY₈(Y₁₆)位置に移動くびれによる切れ目が最後まで残

4

る。このため、前述したと同様に2個の表示器4_{1,1}と4_{2,1}を用いて表示画面を構成した場合、図24に示すように、矢印で示す3か所に切れ目が入った状態で図柄Pが移動していくように視認され、図柄が歪んで見えてしまう。

【0015】本発明は、上記のような問題を解決するためになされたもので、走査ラインの走査順序を工夫することにより、移動時に発生する図形歪みを可能な限り小さく目立たないようにした点灯制御方法と、これを用いて構成した表示装置を提供することを目的とする。

【0016】

【課題を解決するための手段】前記課題を解決するために、本発明の請求項1記載の点灯制御方法は、マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置のための点灯制御方法であって、表示データが更新される度に、前記走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していくことを特徴とする。

【0017】このように構成すると、表示データが更新される度に走査ラインの走査開始先頭位置が変わり、この変更された走査開始先頭位置の走査ラインからライン順に従って下側または上側に向かって順番に走査が行われる。このため、走査開始先頭位置が固定されることがないので、従来の方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、図柄の歪みがほとんど目立たなくなる。

【0018】また、本発明の請求項2記載の表示装置は、マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置であって、前記表示器が設けられた表示ユニットと、該表示ユニットを制御する制御ユニットとを備え、少なくとも前記表示ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していく変換アドレス信号を出力する走査順序変換回路を設け、該走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査を行うことを特徴とする。

【0019】このように構成すると、表示ユニット内に設けられた走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査が行われ、表示データが更新される度に走査ラインの走査開始先頭位置が変わる。したがって、走査開始先頭位

50

(4)

5

置が固定された従来方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、視認性に優れた表示装置を得ることができる。また、表示ユニット内に走査順序変換回路を設けたので、走査順序変換回路が故障しても、その影響は当該表示ユニットだけに止まり、他の表示ユニットや制御ユニットに悪影響を与えることがない。

【0020】さらに、本発明の請求項3記載の表示装置は、マトリックス式表示器を用い、該表示器の走査ラインを順次走査していくとともに、この走査に同期して表示器の任意の信号ラインを選択駆動することにより、走査ラインと信号ラインの交点位置に接続された表示素子を点灯するようにした表示装置であって、前記表示器が設けられた表示ユニットと、該表示ユニットを制御する制御ユニットとを備え、少なくとも前記制御ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って順番に走査していく変換アドレス信号を出力する走査順序変換回路を設け、該走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査を行うことを特徴とする。

【0021】このように構成すると、制御ユニット内に設けられた走査順序変換回路の出力する変換アドレス信号に従って表示ユニット内の表示器の走査ラインの走査が行われ、表示データが更新される度に走査ラインの走査開始先頭位置が変わる。したがって、走査開始先頭位置が固定された従来方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、視認性に優れた表示装置を得ることができる。また、制御ユニット内に走査順序変換回路を設けたので、複数の表示ユニットに対して制御ユニットから一括して変換されたアドレス信号を与えることができる。このため、個々の表示ユニットに走査順序変換回路を設ける必要がなくなり、表示装置の構成を簡素化して装置を小型化することができる。

【0022】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して説明する。図1～図5に、本発明に係る点灯制御方法の一実施形態を示す。この実施形態は、前述した1/8デューティ形式の表示装置に適用した場合の例であって、説明を簡単とするために、表示器の上側のエリア4Aについてのみ図示したものである。下側のエリア4Bについては、上側のエリア4Aと同じに走査するか、あるいは下側のエリア4B独自で走査ラインの走査開始先頭位置を可変制御すればよい。なお、これらの図において、前述した従来例と同一もしくは相当部分には同一の符号を付して示した。

【0023】従来方法においては、図17に示したように、走査ラインを上から下へ $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow \dots \rightarrow Y$

6

16というように、走査開始先頭位置を Y_1 に固定して走査していたが、本発明では、図1に示すように、表示データが更新される度に、走査ラインの走査開始先頭位置を変えながら、上から下へ順番に走査していくようにしたものである。

【0024】すなわち、第1回目の図柄更新時には、図1(A)に示すように、 $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$ という順番で走査する。このように走査すると、各ラインの図柄は図2(A)～(I)に示すように移動していく。

【0025】次に、第2回目の図柄更新時には、図1(B)に示すように、 $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ という順番で走査する。このように走査すると、各ラインの図柄は図3(A)～(I)に示すように移動していく。

【0026】次に、第3回目の図柄更新時には、図1(C)に示すように、 $Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6$ という順番で走査する。このように走査すると、各ラインの図柄は図4(A)～(I)に示すように移動していく。

【0027】次に、第4回目の図柄更新時には、図1(D)に示すように、 $Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2$ という順番で走査する。このように走査すると、各ラインの図柄は図5(A)～(I)に示すように移動していく。

【0028】図1および図2～図5を見ると明らかのように、表示データが更新される度に走査ライン $Y_1 \sim Y_8$ の走査開始先頭位置が変わっている。このため、従来のように移動する図柄中の固定位置に切れ目が入るようなことがなくなり、図柄の歪みがほとんど目立たなくなる。

【0029】なお、前記図1および図2～図5は1/8デューティ形式の表示装置の場合について示したが、1/16デューティ形式の表示装置の場合でも同様に構成することができる。この場合には、 $Y_1 \sim Y_{16}$ の16本の走査ラインを1つのグループとして、表示データが更新される度に、走査ラインの走査開始先頭位置を変えていけばよい。

【0030】図6および図7に、前記本発明方法を適用して構成した表示装置の第1の例を示す。図6は表示装置の表示ユニット部分のブロック図、図7は走査順序変換回路の具体例である。この第1の例は、図23に示した1/8デューティ形式の表示装置に適用した場合の一例を示すものである。

【0031】図6において、表示ユニット10は、ラインカウンタ1、ラインデコーダ2、ラッチ回路付きシフトレジスタ3A、3B、走査順序変換回路6、表示データ記憶装置7から構成されている。なお、表示器4(図23)については図示を略した。また、図23の従来装置と同一もしくは同等部分には同一の符号を付して示し

(5)

7

た。以下の説明はシフトレジスタ3Aについてのみ説明するが、シフトレジスタ3Bも同じ動作なので説明は省略する。

【0032】この図6の表示ユニット10が、図23に示した従来のものと異なる点は、ラインカウンタ1とラインデコーダ2の間に、走査順序変換回路6を挿入した点である。この走査順序変換回路6は、表示データ記憶装置7の表示データが一定周期で更新される度に、ラインカウンタ1から出力される3ビットのアドレス信号を図1(A)～(D)のようにアドレス変換し、走査開始

10 の先頭位置を変えてラインデコーダ2へ送るものである。

【0033】図7に、前記走査順序変換回路6の具体的な回路例を示す。図示例の走査順序変換回路6は、ライト許可信号をカウントして2ビットのカウント出力Q0、Q1として出力する2ビットカウンタ61、信号反転用のEx・OR(排他的論理和)ゲート62、63、64、ANDゲート65、66、ORゲート67、NOTゲート68から構成されている。この走査順序変換回路6によって、表示データが更新される度に、後述する

20 図9～図12に示すような走査順序の先頭開始位置の変換が行われるものである。

【0034】次に、前記表示装置の動作を、図8～図12を参照して説明する。なお、図8は動作のタイミングチャート、図9～図12は走査順序変換回路6のアドレス変換表である。

【0035】いま、図示にない制御ユニットから表示データが入力されると、表示データ記憶装置7は、図8(B)に示すように、この表示データをラインカウンタ用のクロック(図8(A))に同期してそのアドレス順

30 に順次読み込んで更新する。この表示データの更新は、前述したように、例えば、ダイナミック点灯の周期が300Hzで、図柄Pの更新周期が60Hzとすると、ダイナミック点灯の5回に1回の割合(図8(A)中のn=5)で行われる。そして、この更新した表示データを、以下のようにして、走査順序変換回路6の出力する変換アドレス信号に従って順次読み出し、点灯表示していくものである。

【0036】すなわち、ラインカウンタ1は図示を略した制御ユニットから送られてくるラインカウンタ用クロック(図8(A))をカウントし、3ビットのアドレス信号(A2, A1, A0) = “000”、“001”、“010”、“011”、“100”、“101”、“110”、“111”を順次出力する。この3ビットのアドレス信号(A2, A1, A0)は、表示器の走査

ラインY₁～Y₈と次のように対応している。

【0037】

A2	A1	A0	
0	0	0	→ Y ₁
0	0	1	→ Y ₂

8

0	1	0	→ Y ₃
0	1	1	→ Y ₄
1	0	0	→ Y ₅
1	0	1	→ Y ₆
1	1	0	→ Y ₇
1	1	1	→ Y ₈

【0038】したがって、もしこのラインカウンタ1の出力するアドレス信号をそのまま用いて、ラインデコーダ2で走査ラインを走査していった場合、その走査順序は常にY₁→Y₂→Y₃→Y₄→Y₅→Y₆→Y₇→Y₈の順となるが、本発明の場合、このアドレス信号(A2, A1, A0)は走査順序変換回路6に送られ、以下のようにアドレス変換される。

【0039】走査順序変換回路6の2ビットカウンタ61は、N=1番目のライト許可信号(図8(C))をカウントすると、そのカウント値がQ0 = “0”、Q1 = “0”となるようにセットされている。従って、ラインカウンタ1の出力するアドレス信号(A2, A1, A0)は、走査順序変換回路6において図9のように変換

20 される。

【0040】すなわち、走査順序変換回路6の入力端子A0に入力されたA0ビット信号は、そのまま何らの変換を受けることなく出力端子A0'から出力される。また、Ex・ORゲート63の一方の入力端子には2ビットカウンタ61の出力Q1 = “0”信号が与えられているので、このEx・ORゲート63は単なる通過ゲートとして作用し、入力端子A1に入力されたA1ビット信号も、そのまま何らの変換を受けることなく出力端子A1'から出力される。さらに、Ex・ORゲート62の一方の入力端子にもORゲート67を介して“0”信号が与えられるので、このEx・ORゲート62も単なる通過ゲートとして作用し、入力端子A2に入力されたA2ビット信号も、そのまま何らの変換を受けることなく出力端子A2'から出力される。

【0041】したがって、2ビットカウンタ61の出力がQ0 = “0”、Q1 = “0”の場合、走査順序変換回路6から出力される変換後のアドレス信号は、図9に示すように、Y₁→Y₂→Y₃→Y₄→Y₅→Y₆→Y₇→Y₈となり、図1(A)に示したように、走査ラインY₁の位置から順番に走査が開始される。この結果、N=1回目のデータ更新時には、表示データ記憶装置7からは、図8(D)に示すように、Y₁→Y₂→Y₃→Y₄→Y₅→Y₆→Y₇→Y₈の順に表示データが順次読み出され、ラッチ回路付きシフトレジスタ3Aに送られる。

【0042】一方、前記変換後のアドレス信号はラインデコーダ2にも送られる。ラインデコーダ2は、この変換後のアドレス信号に従って表示器4(図示せず)の走査ラインをY₁→Y₂→Y₃→Y₄→Y₅→Y₆→Y₇→Y₈の順に順次走査していく。したがって、2ビット

50

(6)

9

カウンタ61の出力が $Q_0 = "0"$ 、 $Q_1 = "0"$ となる $N=1$ 回目のデータ更新時には、走査ラインの走査順序は $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$ となり、表示器はこの順番で点灯される。

【0043】前記のようにして $N=1$ 回目のデータ更新を行った後、次のデータ更新時まで、例えば前述したように $n=5$ 回のダイナミック点灯が実行される。

【0044】前記5回のダイナミック点灯が終了すると、 $N=2$ 回目のデータ更新を行うために、図示を略した制御ユニットから $N=2$ 番目のライト許可信号(図8(C))が入力される。このライト許可信号が入力されると、走査順序変換回路6の2ビットカウンタ61がこれをカウントし、その出力は $Q_0 = "1"$ 、 $Q_1 = "0"$ となる。

【0045】2ビットカウンタ61の出力が $Q_0 = "1"$ 、 $Q_1 = "0"$ になると、走査順序変換回路6の $Ex \cdot OR$ ゲート62には OR ゲート67を介して"1"信号が与えられる。このため、A2端子に入力するA2ビットのみが反転して出力される。したがって、2ビットカウンタ61の出力が $Q_0 = "1"$ 、 $Q_1 = "0"$ の場合、走査順序変換回路6から出力される変換後のアドレス信号は、図10に示すように、 $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ となり、図1(B)に示したように、走査ライン Y_5 の位置から走査が開始される。この結果、 $N=2$ 回目のデータ更新時には、表示データ記憶装置7からは、図8(E)に示すように、 $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ の順に表示データが順次読み出され、ラッチ回路付きシフトレジスタ3Aに送られる。

【0046】一方、ラインデコーダ2は、前記変換後のアドレス信号に従って表示器の走査ラインを $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ の順に順次走査していく。したがって、2ビットカウンタ61の出力が $Q_0 = "1"$ 、 $Q_1 = "0"$ となる $N=2$ 回目のデータ更新時には、走査ラインの走査順序は $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ となり、表示器はこの順番で点灯される。

【0047】前記のようにして $N=2$ 回目のデータ更新を行った後、次のデータ更新まで5回のダイナミック点灯が実行され、5回のダイナミック点灯が終了すると、 $N=3$ 回目のデータ更新のために、図示を略した制御ユニットから $N=3$ 番目のライト許可信号が出力される。このライト許可信号が出力されると、走査順序変換回路6の2ビットカウンタ61がこれをカウントし、その出力は $Q_0 = "0"$ 、 $Q_1 = "1"$ となる。

【0048】2ビットカウンタ61の出力が $Q_0 = "0"$ 、 $Q_1 = "1"$ になると、走査順序変換回路6から出力される変換後のアドレス信号は、図11に示すように、 $Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6$ となり、図1(C)に示したように、走査ライン Y_7

10

の位置から走査が開始される。この結果、 $N=3$ 回目のデータ更新時には、表示データ記憶装置7からは、図8(F)に示すように、 $Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6$ の順に表示データが順次読み出され、ラッチ回路付きシフトレジスタ3Aに送られる。

【0049】一方、ラインデコーダ2は、前記変換後のアドレス信号に従って表示器の走査ラインを $Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6$ の順に順次走査していく。したがって、2ビットカウンタ61の出力が $Q_0 = "0"$ 、 $Q_1 = "1"$ となる $N=3$ 回目のデータ更新時には、走査ラインの走査順序は $Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6$ となり、表示器はこの順番で点灯される。

【0050】前記のようにして $N=3$ 回目のデータ更新を行った後、次のデータ更新まで5回のダイナミック点灯が実行される。5回のダイナミック点灯が終了すると、 $N=4$ 回目のデータ更新のために、図示を略した制御ユニットから $N=4$ 番目のライト許可信号が出力される。このライト許可信号が出力されると、走査順序変換回路6の2ビットカウンタ61がこれをカウントし、その出力は $Q_0 = "1"$ 、 $Q_1 = "1"$ となる。

【0051】2ビットカウンタ61の出力が $Q_0 = "1"$ 、 $Q_1 = "1"$ になると、走査順序変換回路6から出力される変換後のアドレス信号は、図12に示すように、 $Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2$ となり、図1(D)に示したように、走査ライン Y_3 の位置から走査が開始される。この結果、 $N=4$ 回目のデータ更新時には、表示データ記憶装置7からは、図8(G)に示すように、 $Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2$ の順に表示データが順次読み出され、ラッチ回路付きシフトレジスタ3Aに送られる。

【0052】一方、ラインデコーダ2は、前記変換後のアドレス信号に従って表示器の走査ラインを $Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2$ の順に順次走査していく。したがって、2ビットカウンタ61の出力が $Q_0 = "1"$ 、 $Q_1 = "1"$ となる $N=4$ 回目のデータ更新時には、走査ラインの走査順序は $Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2$ となり、表示器はこの順番で点灯される。

【0053】上記のようにして、 $N=4$ 回目のデータ更新を行った後、次のデータ更新まで5回のダイナミック点灯が実行される。そして、5回のダイナミック点灯が終了すると、再び $N=1$ 回目の表示データ更新となり、図示にない制御ユニットから再び $N=1$ 番目のライト許可信号が出力される。このライト許可信号が出力されると、走査順序変換回路6の2ビットカウンタ61がこれをカウントし、その出力は $Q_0 = "0"$ 、 $Q_1 = "0"$ となり、初期状態に戻る。したがって、走査順序変換回路6のアドレス変換は、前記した図9の変換状態に戻り、以後、前述した点灯動作を繰り返す。

(7)

11

【0054】以上のように、図6の表示装置の場合、図示を略した表示器に表示される図柄Pの走査順番は、図1および図2～図5に示したようなものとなり、表示データが更新される度に、走査ラインの走査開始先頭位置が変わり、この変わった走査開始先頭位置の走査ラインから順番に走査が行われる。このため、移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、図柄の歪みがほとんど目立たなくなる。

【0055】なお、前記図6の例では、1個の表示データ記憶装置7を用いて回路を構成したが、1個の表示データ記憶装置を用いた場合には、 $N=1$ 回目のデータ更新時のように表示データの書き込み順と読み出し順が同じ $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$ のときは何ら問題ないが、例えば、 $N=2$ 回目の表示データ更新時のように表示データの書き込み順が $Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4 \rightarrow Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8$ であり、読み出し順が $Y_5 \rightarrow Y_6 \rightarrow Y_7 \rightarrow Y_8 \rightarrow Y_1 \rightarrow Y_2 \rightarrow Y_3 \rightarrow Y_4$ というように異なるときは、 $Y_5 \sim Y_8$ まではまだ表示データが更新されていないので、 Y_1 の読み出しタイミング位置に達するまでは古い表示データが読み出されて表示される。このため、すべての表示データが同じ回数だけ均一に点灯表示されなくなる。画像歪みのより小さな表示を実現するには、すべての表示データが同じ回数だけ均一に点灯表示されることが望ましい。

【0056】このような問題を回避するには、図13に示すように、2個の表示データ記憶装置7A、7Bを並列に設け、例えば、一方の表示データ記憶装置7Aから最後の8ライン分の表示データが読み出されているときに、他方の側の表示データ記憶装置7Bに次の更新データを書き込むようにすればよい。このようにすることにより、第1回目のデータ読み出し時からすべてのラインについて新しい表示データによって点灯表示することができる。なお、この表示データ記憶装置7A、7Bの切り換えは、図示にない制御ユニットからライト許可信号を選択的に与えることにより、簡単に行うことができる。

【0057】図14に、本発明方法を適用して構成した表示装置の第2の例を示す。この第2の例は、前述した走査順序変換回路6を制御ユニット20側に設けたものである。このように構成すると、画面構成に応じて多数個設けられる個々の表示ユニット10に対して、1個の制御ユニット20から一括して変換アドレス信号を送出することができ、このため、個々の表示ユニット10に走査順序変換回路6を設ける必要がなくなるので、装置全体の構成が簡単となる。なお、図6と同一部分には同一の符号を付して示した。

【0058】図14において、10は表示ユニット、20は制御ユニットである。表示ユニット10は、ラインデコード2、ラッチ回路付きシフトレジスタ3A、3B、データ記憶装置7、図示を略した表示器4から構成

12

されている。なお、以下の説明はシフトレジスタ3Aについてのみ説明するが、シフトレジスタ3Bも同じ動作なので説明は省略する。

【0059】制御ユニット20は、表示データ制御用ラインカウンタ21、点灯用ラインカウンタ22、走査順序変換回路6A、6B、表示データ記憶装置23から構成されている。表示データ制御用ラインカウンタ21と点灯用ラインカウンタ22は、ラインカウンタ用のクロックをそれぞれカウントし、3ビットのアドレス信号として出力する回路である。走査順序変換回路6A、6Bは、それぞれ前述した図7の回路構成になるもので、表示データ制御用ラインカウンタ21および点灯用ラインカウンタ22の出力する3ビットのアドレス信号を、それぞれ図9～図12のようにアドレス変換する。表示データ記憶装置23は、表示データを格納し、表示ユニット10の表示データ記憶装置7へ転送する画像メモリである。

【0060】次に、前記表示装置の動作を説明する。制御ユニット20内の表示データ用ラインカウンタ21と点灯用ラインカウンタ22は、図示しないクロック生成回路から与えられるクロックをカウントし、それぞれ3ビットのアドレス信号として出力する。表示データ用ラインカウンタ21の出力するアドレス信号は走査順序変換回路6Aに入力され、走査順序変換回路6A内の2ビットカウンタ61（図7）の出力Q0、Q1の値に応じて、入力してきたアドレス信号を図9～図12のようにアドレス変換する。

【0061】走査順序変換回路6Aで変換されたアドレス信号は、表示データ記憶装置23に送られる。表示データ記憶装置23は、走査ライン順に入力してくる各表示データを変換後のアドレス信号で指定されるアドレス位置に順次格納する。したがって、表示データ記憶装置23には、表示データが更新される度に、図9～図12に示したようなアドレス順序でそれぞれの走査ラインの表示データが格納される。この表示データ記憶装置23に格納された表示データは、アドレス変換されたそのままの格納状態で表示ユニット10側の表示データ記憶装置7に転送されて記憶される。

【0062】表示ユニット10側の表示データ記憶装置7には、制御ユニット20の点灯用ラインカウンタ22からアドレス変換されていない3ビットのアドレス信号が与えられている。したがって、表示データ記憶装置7に格納されている表示データは、この変換されていないアドレス信号に従って上から順に読み出される。したがって、表示データ記憶装置7から読み出される表示データは、データ更新の回数Nに応じて図9～図12に示したアドレス変換後の順番で出力されることになる。この読み出された表示データは、ラッチ回路付きシフトレジスタ3Aに送出される。

【0063】一方、前記点灯用ラインカウンタ22の出

50

(8)

13

力する3ビットのアドレス信号は、走査順序変換回路6Bにも与えられている。走査順序変換回路6Bは、内部の2ビットカウンタ61(図7)の出力Q0、Q1の値に応じて、この入力してくるアドレス信号を図9～図12のようにアドレス変換し、表示ユニット10のラインデコーダ2に送る。

【0064】ラインデコーダ2は、この変換後のアドレス信号をデコードし、変換後のアドレス信号に対応する走査ラインを順次走査していく。前述したように、変換後のアドレス信号は、図9～図12のようになるので、N=1回目の表示データの更新時には、図8(D)に示すようにY₁→Y₂→Y₃→Y₄→Y₅→Y₆→Y₇→Y₈の順で走査される。また、N=2回目の表示データの更新時には、図8(E)に示すようにY₅→Y₆→Y₇→Y₈→Y₁→Y₂→Y₃→Y₄の順で走査される。また、N=3回目の表示データの更新時には、図8

(F)に示すようにY₇→Y₈→Y₁→Y₂→Y₃→Y₄→Y₅→Y₆の順で走査される。また、N=4回目の表示データの更新時には、図8(G)に示すようにY₃→Y₄→Y₅→Y₆→Y₇→Y₈→Y₁→Y₂の順で走査される。

【0065】したがって、図6の表示装置の場合も、図示を略した表示器に表示される図柄Pの走査順番は、図1および図2～図5に示したようなものとなり、表示データが更新される度に、走査ラインの走査開始先頭位置が変わり、この変更された走査開始先頭位置の走査ラインから順番に走査が行われる。このため、移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、図柄の歪みがほとんど目立たなくなる。

【0066】なお、前記例は、走査順序変換回路6(6A、6B)を図7に示すようなハードウェア回路により構成したが、CPUとメモリを用いてソフトウェア的に構成することもできる。すなわち、図9～図12に示したアドレス信号(A₂、A₁、A₀)と変換アドレス信号(A₂'、A₁'、A₀')からなる各テーブルをメモリに格納しておき、2ビットカウンタ61のカウント値Q₀、Q₁の値と、アドレス信号(A₂、A₁、A₀)とによって対応するテーブルにアクセスし、対応するアドレス位置の変換アドレス信号(A₂'、A₁'、A₀')を読み出すようにすればよい。

【0067】また、前記例では、走査開始先頭位置の走査ラインから下側に向かって順番に走査していくようにしたが(図1参照)、走査開始先頭位置の走査ラインから上側に向かって順番に走査していくように構成してもよいものである。これを実現するには、例えば、図7に示した走査順序変換回路6における各出力端子A₂'、A₁'、A₀'のそれぞれに信号反転用のNOTゲートを接続し、各出力端子A₂'、A₁'、A₀'から出力される“1”“0”のビット信号を反転してやればよい。

14

【0068】また、前記例では、表示器4をLEDで構成した場合について示したが、これに限定されるものではなく、その他に、例えば液晶表示素子(LCD)、プラズマディスプレイ素子(PD)、電球などを用いることができ、マトリックス状に配置可能な表示素子であれば適用可能である。

【0069】

【発明の効果】以上説明したように、請求項1記載の発明は、表示データが更新される度に、前記走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って上側または下側に向かって順番に走査していくようにしたので、走査ラインの点灯開始先頭位置が固定されることがなくなる。このため、走査開始先頭位置が固定された従来の方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、図柄の歪みがほとんど目立たなくなる。

【0070】また、請求項2記載の発明は、表示ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って上側または下側に向かって順番に走査していく変換アドレス信号を出力する走査順序変換回路を設けたので、表示データが更新される度に走査ラインの走査開始先頭位置が変わる。このため、走査開始先頭位置が固定された従来方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、視認性に優れた表示装置を提供することができる。また、表示ユニット内に走査順序変換回路を設けたので、走査順序変換回路が故障しても、その影響は当該表示ユニットだけに止まり、他の表示ユニットや制御ユニットに悪影響を与えることがない。

【0071】さらに、請求項3記載の発明によるときは、制御ユニット内に、表示データが更新される度に走査ラインの走査開始先頭位置を変更し、該変更した走査開始先頭位置の走査ラインからライン順に従って上側または下側に向かって順番に走査していく変換アドレス信号を出力する走査順序変換回路を設けたので、表示データが更新される度に走査ラインの走査開始先頭位置が変わる。このため、走査開始先頭位置が固定された従来方法のように移動する図柄中の固定位置に切れ目が入って見えるようなことがなくなり、視認性に優れた表示装置を提供することができる。また、制御ユニット内に走査順序変換回路を設けたので、複数の表示ユニットに対して制御ユニットから一括して変換されたアドレス信号を送出することができる。このため、個々の表示ユニットには走査順序変換回路を設ける必要がなくなり、表示装置の構成を簡素化して装置の小型化を図ることができる。

【図面の簡単な説明】

50 【図1】本発明に係る点灯制御方法の一実施形態の原理

(9)

15

説明図である。

【図2】第1回目のデータ更新時における表示図柄の移動過程の説明図である。

【図3】第2回目のデータ更新時における表示図柄の移動過程の説明図である。

【図4】第3回目のデータ更新時における表示図柄の移動過程の説明図である。

【図5】第4回目のデータ更新時における表示図柄の移動過程の説明図である。

【図6】本発明方法を適用して構成した表示装置の第1の例を示すブロック図である。

【図7】走査順序変換回路の具体的な回路例を示す図である。

【図8】前記表示装置の動作のタイミングチャートである。

【図9】第1回目のデータ更新時におけるアドレス変換状態を示す図である。

【図10】第2回目のデータ更新時におけるアドレス変換状態を示す図である。

【図11】第3回目のデータ更新時におけるアドレス変換状態を示す図である。

【図12】第4回目のデータ更新時におけるアドレス変換状態を示す図である。

【図13】表示データ記憶装置を2個用いた場合の表示データ記憶装置部分のブロック図である。

【図14】本発明方法を適用して構成した表示装置の第2の例を示すブロック図である。

【図15】従来の表示装置の第1の例を示すブロック図である。

【図16】図15中の表示器の具体的な構成図である。

【図17】図15の従来装置における走査ラインの走査

16

順序を示す図である。

【図18】表示器を平面状に並べて構成した表示画面の図である。

【図19】表示器を上下2個の画面上に表示した図柄の例を示す図である。

【図20】図19の表示器における表示図柄の移動過程の説明図である。

【図21】従来の点灯制御方法により移動した場合の図柄の視認図である。

【図22】従来における他の走査順序の例を示す図である。

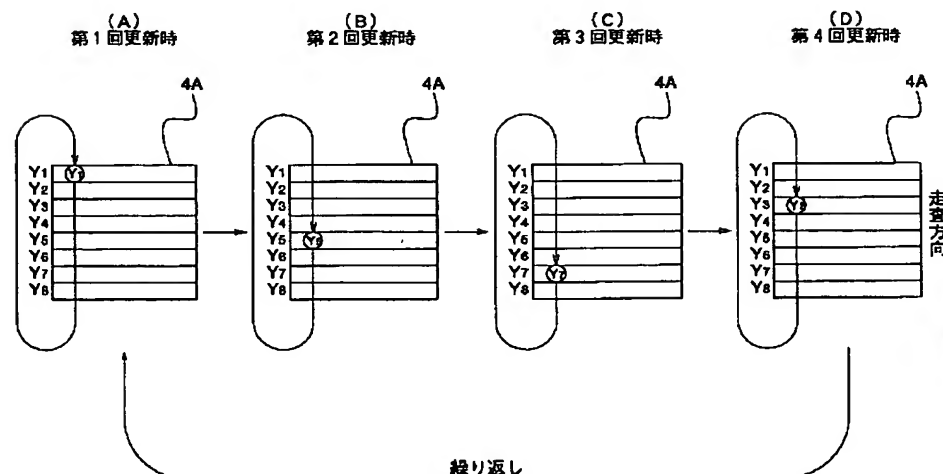
【図23】図22の走査順序により構成した表示装置のブロック図である。

【図24】図22の走査順序により移動した場合の図柄の視認図である。

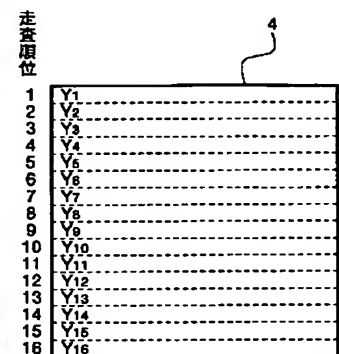
【符号の説明】

- 1 ラインカウンタ
- 2 ラインデコーダ
- 3 A ラッチ回路付きシフトレジスタ
- 3 B ラッチ回路付きシフトレジスタ
- 4 表示器
- 4 A 第1のエリア
- 4 B 第2のエリア
- 6, 6 A, 6 B 走査順序変換回路
- 7, 7 A, 7 B 表示データ記憶装置
- 10 表示ユニット
- 20 制御ユニット
- 21 表示データ制御用ラインカウンタ
- 22 点灯用ラインカウンタ
- 23 表示データ記憶装置

【図1】

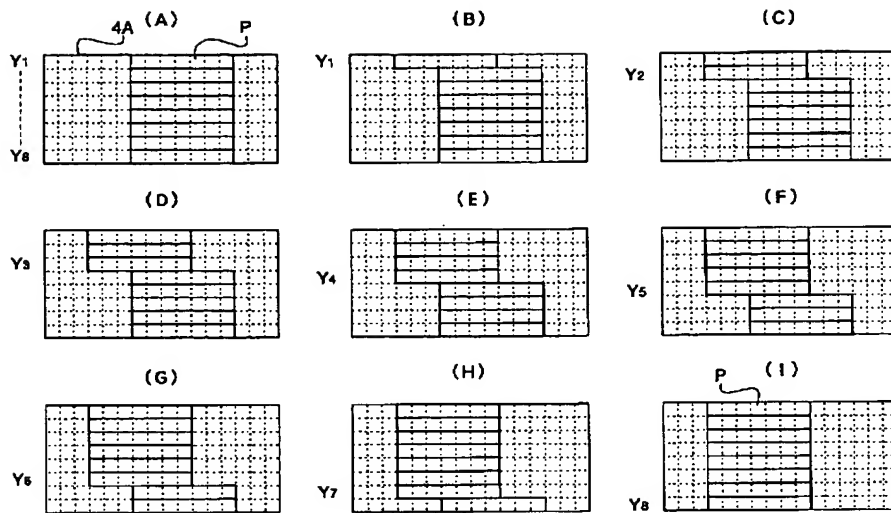


【図17】

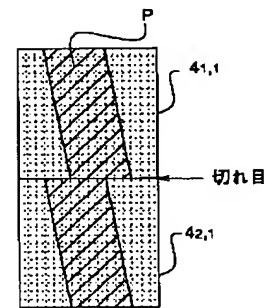


(10)

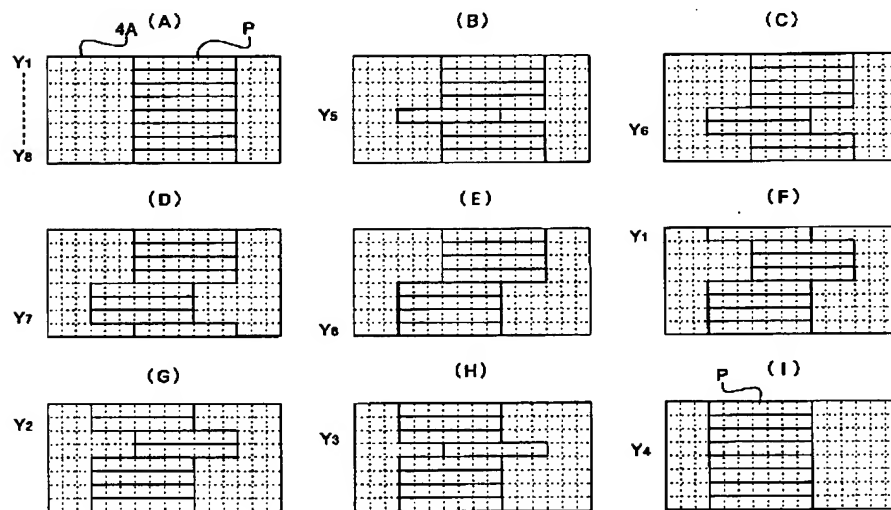
【図2】



【図21】



【図3】



【図9】

2ビットカウンタ31の出力が、Q0=0、Q1=0の時

ライン番号	A2	A1	A0	A2'	A1'	A0'	変換後
Y1	0	0	0	0	0	0	Y1
Y2	0	0	1	0	0	1	Y2
Y3	0	1	0	0	1	0	Y3
Y4	0	1	1	0	1	1	Y4
Y5	1	0	0	1	0	0	Y5
Y6	1	0	1	1	0	1	Y6
Y7	1	1	0	1	1	0	Y7
Y8	1	1	1	1	1	1	Y8

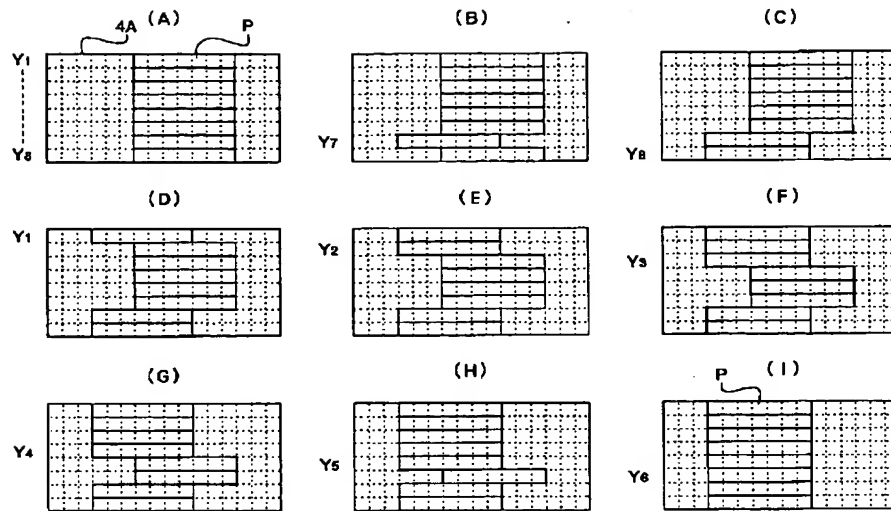
【図10】

2ビットカウンタ31の出力が、Q0=1、Q1=0の時

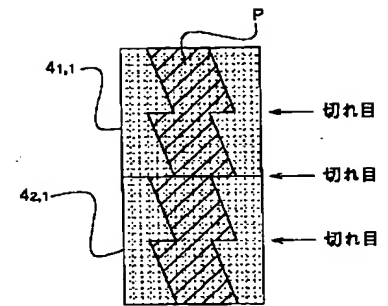
ライン番号	A2	A1	A0	A2'	A1'	A0'	変換後
Y1	0	0	0	1	0	0	Y5
Y2	0	0	1	1	0	1	Y6
Y3	0	1	0	1	1	0	Y7
Y4	0	1	1	1	1	1	Y8
Y5	1	0	0	0	0	0	Y1
Y6	1	0	1	0	0	1	Y2
Y7	1	1	0	0	1	0	Y3
Y8	1	1	1	0	1	1	Y4

(11)

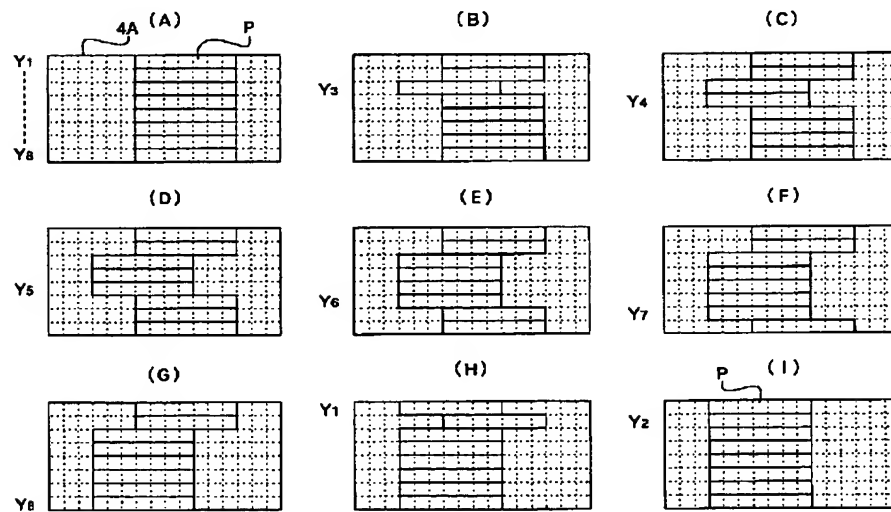
【図4】



【図24】



【図5】



【図11】

2ビットカウンタ31の出力が、Q0=0、Q1=1の時

ライン番号	A2	A1	A0	A2'	A1'	A0'	変換後
Y1	0	0	0	1	1	0	Y7
Y2	0	0	1	1	1	1	Y8
Y3	0	1	0	0	0	0	Y1
Y4	0	1	1	0	0	1	Y2
Y5	1	0	0	0	1	0	Y3
Y6	1	0	1	0	1	1	Y4
Y7	1	1	0	1	0	0	Y5
Y8	1	1	1	1	0	1	Y6

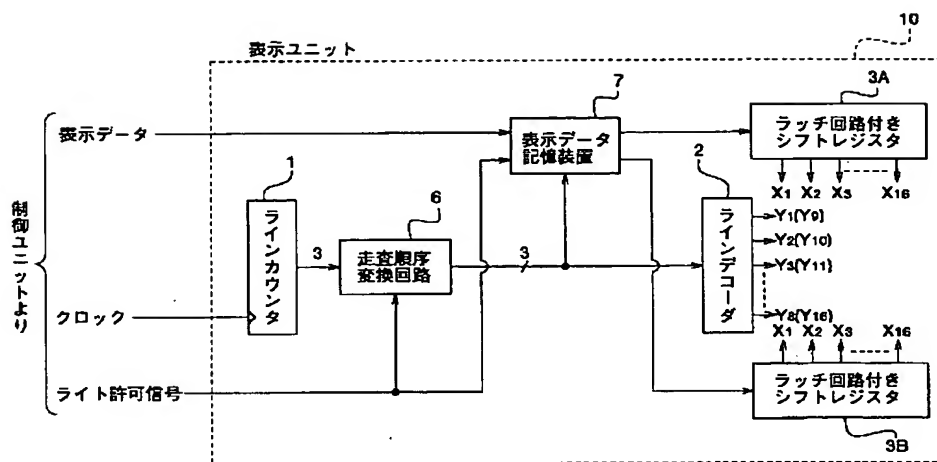
【図12】

2ビットカウンタ31の出力が、Q0=1、Q1=1の時

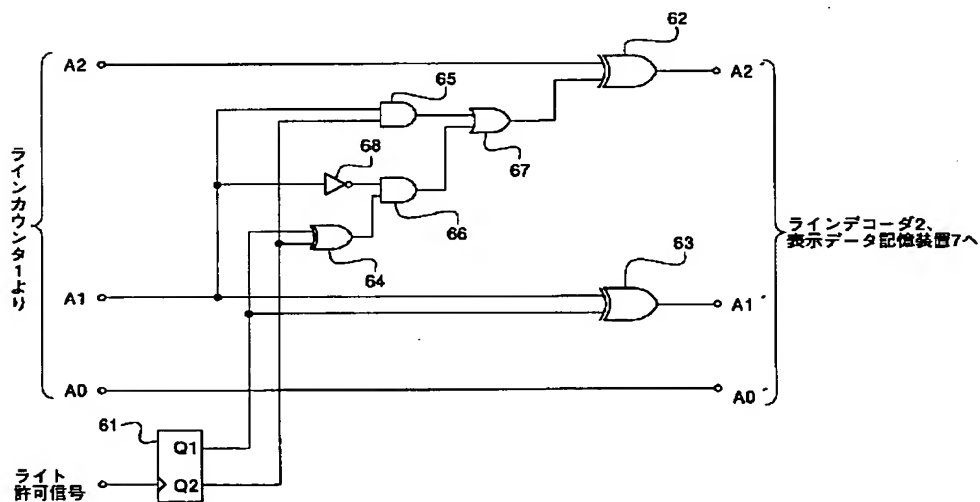
ライン番号	A2	A1	A0	A2'	A1'	A0'	変換後
Y1	0	0	0	0	1	0	Y3
Y2	0	0	1	0	1	1	Y4
Y3	0	1	0	1	0	0	Y6
Y4	0	1	1	1	0	1	Y7
Y5	1	0	0	1	1	0	Y8
Y6	1	0	1	1	1	1	Y1
Y7	1	1	0	0	0	0	Y2
Y8	1	1	1	0	0	1	

(12)

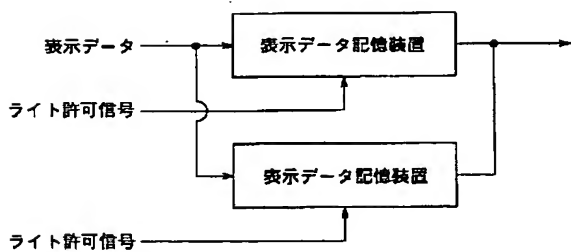
【図6】



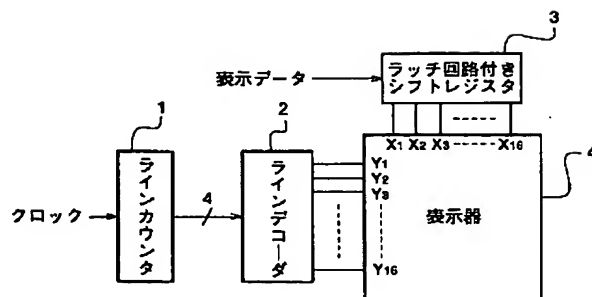
【図7】



【図13】

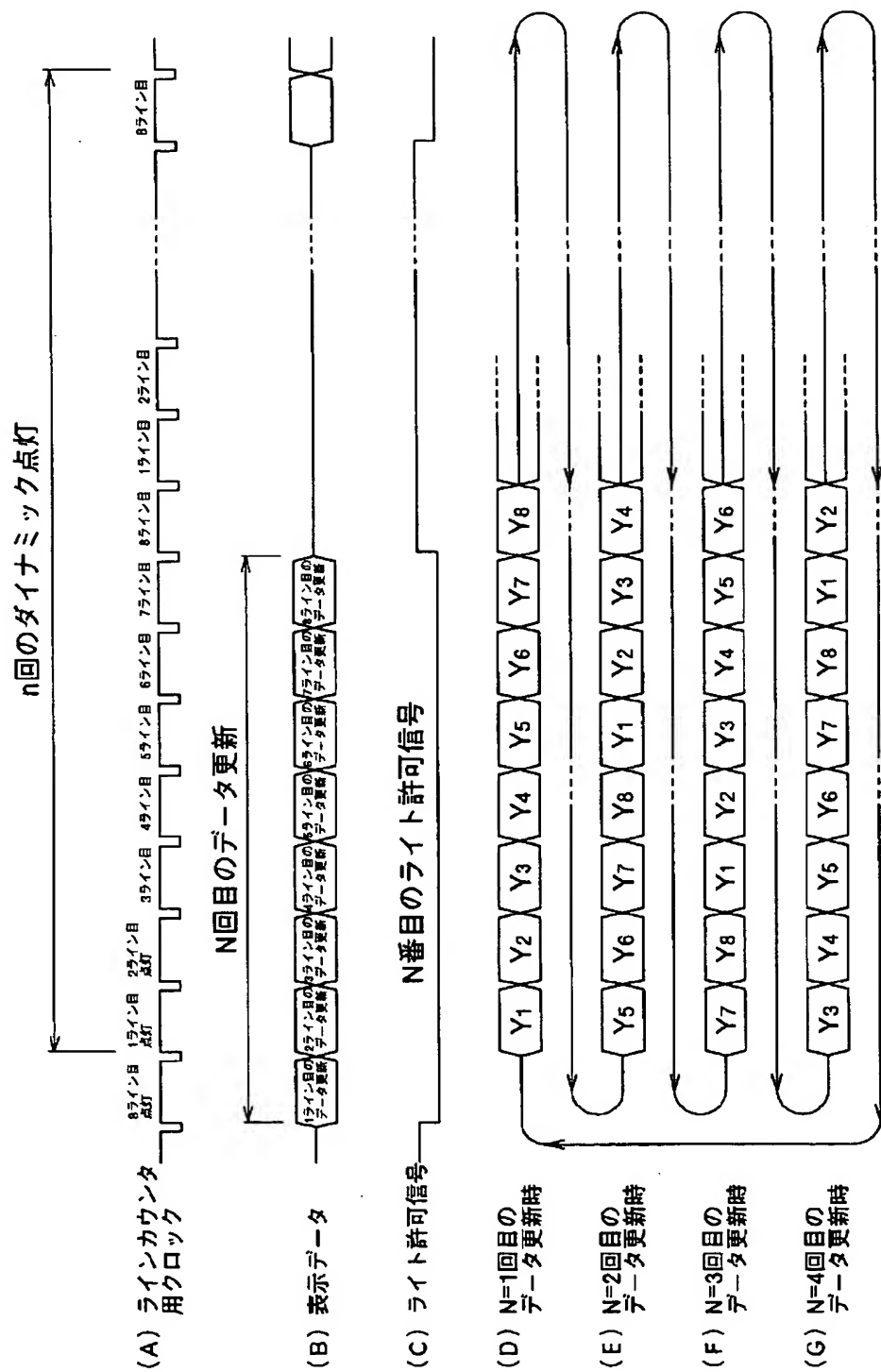


【図15】



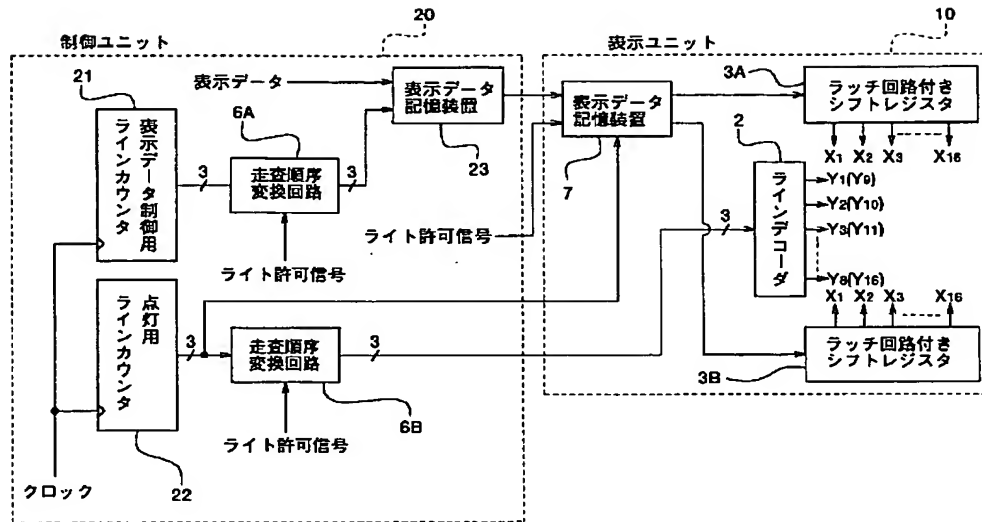
(13)

【図8】

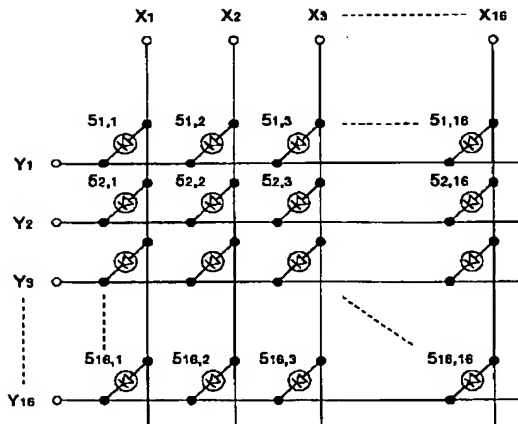


(14)

【図14】



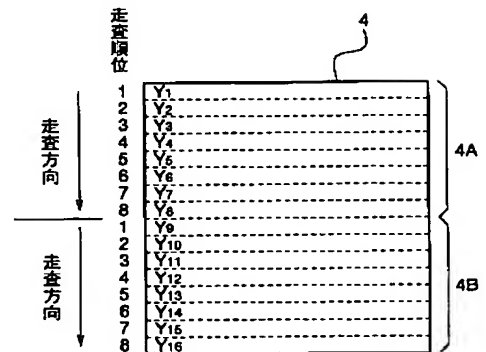
【図16】



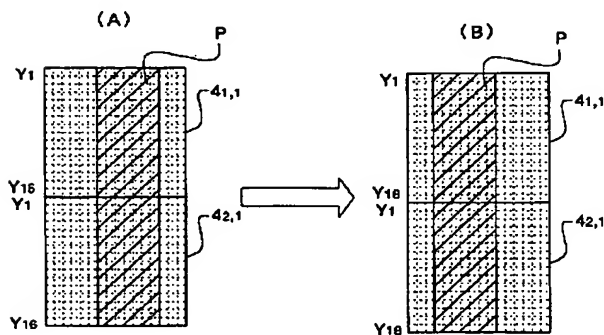
【図18】

41,1	41,2	41,3	-----	41,n
42,1	42,2	42,3	-----	42,n
-----	-----	-----	-----	-----
4m,1	4m,2	4m,3	-----	4m,n

【図22】

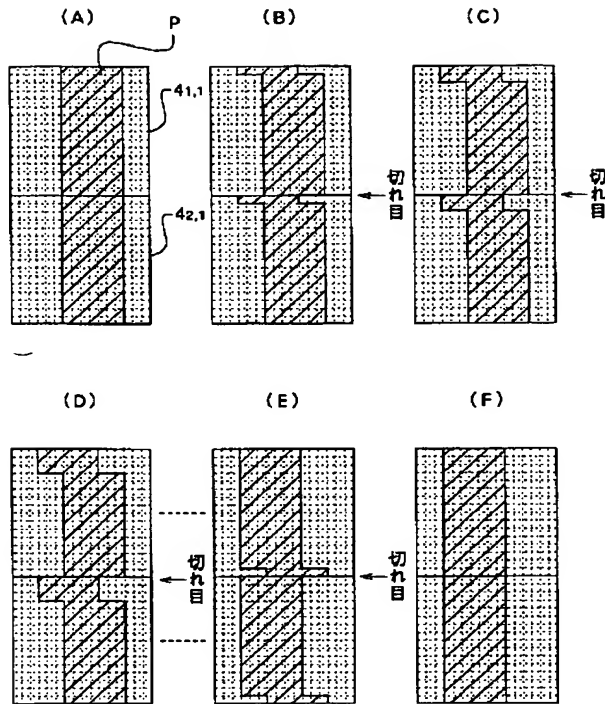


【図19】

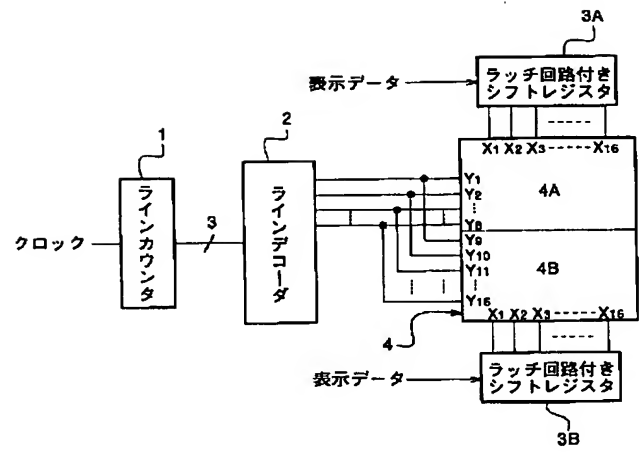


(15)

【図20】



【図23】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.